

専攻	システム情報工学	学籍番号	907950	指導教官氏名	今井 正治	
申請者氏名					Alauddin Yousif Alomary	中村 哲郎
						斎藤 制海

論文要旨

論文題目	ASIP 設計のための命令セット最適化アルゴリズム
------	----------------------------------

(要旨 1,200字以内)

半導体集積回路の集積度および ASIC 設計技術の発達に伴い、専用の CPU コアと周辺回路集積を化した高性能 ASIC である ASIP(Application Specific Integrated Processor) の開発が可能になった。ASIP システムの高性能化および小型化に大きく寄与するために、組み込み用途の応用システムへの利用が期待される。

ASIP 応用システムを開発を行うためにはハードウェアの開発に加えて応用プログラム開発環境もあらたに準備する必要がある。ASIP 応用システムを開発を効率良く行うために、新しいシステム PEAS(Practical Environment for ASIP Development) が提案された。

PEAS システムは、特定の分野に適した ASIP の開発を目標としている。本システムの設計手法の基本的な考えを以下に示す: 1- 特定分野の応用プログラムの集合の挙動を解析する。

2- 解析結果に基づいて最適な CPU コアのアーキテクチャを決定する。

3- CPU コアのデザインの生成と生成されたハードウェアのソフトウェア開発ツールの生成を同時に行う。

4- 設計条件の変更が容易である。

5- 設計者が CPU コアのハードウェアに精通していなくても設計が可能。

PEAS システムは以下に示す 4 つの系から構成される。

1. 応用プログラム解析系:

応用プログラム解析系は C 言語でかかれた応用プログラムを静的および動的に解析する。応用プログラム解析系の出力は、それぞれの応用プログラムの命令の実行頻度である。

2. アーキテクチャ生成系:

アーキテクチャ生成系は応用プログラム解析系の結果と制約条件を使って最適な命令セットアーキテクチャと CPU コアアーキテクチャを決定する。

3. ハードウェア生成系:

ハードウェア生成系はアーキテクチャ生成系の結果から、CPU コアの設計をハードウェア記述言語 (HDL) で生成する。

4. 応用プログラム開発ツール生成系:

応用プログラム開発ツール生成系はコンパイラ、アセンブラ、シミュレータなどのソフトウェアツールを生成する。

アーキテクチャ生成系は命令セット生成部と CPU コア・アーキテクチャ生成部から構成される。本論文では命令セット生成部を述べる。命令セット生成部の入力は以下の3つである:

1. 制約条件(必要なゲート数、最大消費電力)
2. 各命令の様々な実現方法とそれに必須なゲート数と消費電力をまとめたデータベース。
3. 与えられた応用プログラムの集合での命令セットの実行頻度。

命令セット生成部は ASIP の最適な命令セットアーキテクチャを決定する。ASIP の性能とコストは、命令セットアーキテクチャの選択に大きく依存する。設計者の重要な作業はどのような演算子をハードウェアで実現するかを決めることである。命令セットの従来の設計方法は形式的な方法を用いていないので設計者は自分の経験をもとに命令セットを選んできた。したがって与えられた応用に対して最適な命令セットを設計するたの困難である。ASIP の最適な命令セットを設計するために新しいアプローチを開発した。このアプローチは命令セット実現方法選択問題 (IMSP:Instruction set implementation Method Selection Problem) を組み合わせ最適化技法問題として定式化する。本論文は以下の3つ IMSP 問題を解決する。

1. IMSP-1:与えられたチップ面積および消費電力に関する制約条件のもとで、性能を最大化する命令セットの実現方法を選択する。この問題は機能モジュールの共有関係は考慮しない。
2. IMSP-2:IMSP-1 の同じ目的であるが機能モジュール間の共有関係を考慮する。
3. IMSP-3:与えられたチップ性能および消費電力に関する制約条件のもとで面積を最小にする命令セットの実現方法を選択する。

この3つの問題を解決するため分岐限定法にもとづくアルゴリズムを使用した。このアルゴリズムをC言語で実現し実験を行なった結果、開発したアルゴリズムは IMSP を効率良く解くことが知られた。